

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 01236867 A

(43) Date of publication of application: 21.09.89

(51) Int. Cl

H04N 1/387

(21) Application number: 63064133

(71) Applicant: DAINIPPON PRINTING CO LTD

(22) Date of filing: 17.03.88

(72) Inventor: HAMASHIMA MITSUHIRO
UCHIYAMA TAKASHI

(54) METHOD AND APPARATUS FOR CONVERTING
PICTURE ELEMENT DENSITY

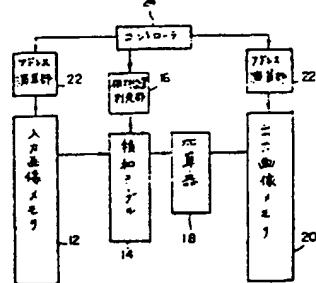
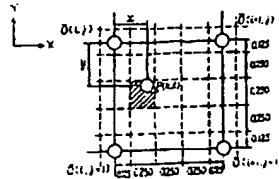
in such a way is stored in an output picture memory 20.
Then the processing time is reduced.

(57) Abstract:

COPYRIGHT: (C)1989,JPO&Japio

PURPOSE: To obtain a picture element density converting picture with high picture quality in a short processing time by obtaining a data (gradation value) of a data of a picture element to be converted depending to which partial area decided in the relation with some picture elements around the said picture element the data belongs.

CONSTITUTION: After an address of a picture element P(k, l) converted by a controller 24 is decided, a relative position discrimination section 16 applies area decision as to which partial area the picture element P(k, l) to be converted is included. This is implemented, for example, by forming a table corresponding the partial area and the address of the memory to each other in advance and using the table so as to decide to which partial area the picture element to be decided belongs. Then an output (product sum) assigned to each partial area is read from a product sum table 14 and the data (gradation value) of the picture element P(k, l) to be converted is calculated by using the output (product sum). Thus, the gradation obtained



⑪ 公開特許公報 (A) 平1-236867

⑫ Int.CI.
H 04. N 1/387識別記号
101庁内整理番号
8839-5C

⑬ 公開 平成1年(1989)9月21日

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 画素密度変換方法及び装置

⑮ 特願 昭63-64133

⑯ 出願 昭63(1988)3月17日

⑰ 発明者 浜島光宏 東京都練馬区光が丘7-7-11-1101

⑱ 発明者 内山 隆 東京都世田谷区経堂3-11-12

⑲ 出願人 大日本印刷株式会社 東京都新宿区市谷加賀町1丁目1番1号

⑳ 代理人 弁理士 高矢論 外2名

明細書

1. 発明の名称

画素密度変換方法及び装置

2. 特許請求の範囲

(1) 第1の画素密度で形成された画像データを、第2の画素密度データに変換する画素密度変換方法において、

変換すべき画素を含み、原画像の数画素によって囲まれた領域を複数個の部分領域に分割して、

各部分領域毎に固有の変換係数と原画素のデータとの積が、各部分領域毎に格納された積和テーブルと、

変換すべき画素の所属部分領域を判定する相対位置判定部と、

該所属部分領域の記憶値を前記積和テーブルから読み出して、変換すべき画素のデータを演算する加算器と、

を含むことを特徴とする画素密度変換装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、画素密度変換方法及び装置に係り、特に、第1の画素密度で形成された画像データを、第2の画素密度データに変換する画素密度変換方法及び装置の改良に関するものである。

【従来の技術】

例えばレイアウトスキヤナ等を用いて適当な解像度で補助記憶装置等に入力された画像を、プリンタのような画素密度の異なるハードコピー装置等により所望の大きさで出力する際には、画素密度を変換して一致させる必要がある。

(2) 第1の画素密度で形成された画像データを、第2の画素密度データに変換する画素密度変換装置において、

変換すべき画素を含み、原画像の数画素によって囲まれた領域を複数個に分割した部分領域毎に

このような画素密度変換方法として従来知られているものには、変換すべき画素位置に最も近い原画素のデータを、そのまま変換すべき画素のデータとするニアレスト・ネイバ法、変換すべき画素を含む原画素のデータを直線補間して、変換すべき画素のデータを求めるバイ・リニア法、変換すべき画素を囲む原画素のデータを曲線補間して、変換すべき画素のデータを求めるキューピック・コンボリューション法等がある。

【発明が解決しようとする課題】

しかしながら、ニアレスト・ネイバ法には、標本化された原画像のうち、特定の画素が完全に欠落したり重複することから、画像のエッジ部の再現性が悪い等の変換後の画質の劣化が甚しいという問題点があつた。

一方、バイ・リニア法やキューピック・コンボリューション法では、前記のようなニアレスト・ネイバ法での問題点は生じ難く、比較的高品質な画像が得られるものの、非常に長い処理時間を要するという問題点を有していた。特に、原画像あ

た領域を複数個に分割した部分領域毎に固有の変換係数と原画素のデータとの積が、各部分領域毎に格納された積和テーブルと、変換すべき画素の所属部分領域を判定する相対位置判定部と、該所属部分領域の記憶値を前記積和テーブルから読み出して、変換すべき画素のデータを演算する加算器とを含むことにより、同じく前記目的を達成したものである。

【作用】

本発明は、前記従来のバイ・リニア法やキューピック・コンボリューション法で処理時間がかかるのは、非常に計算が複雑なためであることに着目してなされたものである。

即ち、本発明では、変換すべき画素を含み、原画像の数画素によって囲まれた領域を複数個の部分領域に分割して、各部分領域毎に固有の変換係数と原画素のデータとの積を求めて記憶しておき、変換すべき画素の所属部分領域を判定して、該所属部分領域の前記記憶値の加算により、変換すべき画素のデータを求めることにより、演算を簡略

あるいは変換画像のデータ量が多い場合、この傾向が顕著である。

【発明の目的】

本発明は、前記従来の問題点を解消するべくなされたもので、短い処理時間で画質劣化の少ない画素密度変換を行うことが可能な画素密度変換方法及び装置を提供することを目的とする。

【課題を達成するための手段】

本発明は、第1の画素密度で形成された画像データを、第2の画素密度データに変換する画素密度変換方法において、変換すべき画素を含み、原画像の数画素によつて囲まれた領域を複数個の部分領域に分割して、各部分領域毎に固有の変換係数と原画素のデータとの積を求めて記憶しておき、変換すべき画素の所属部分領域を判定して、該所属部分領域の前記記憶値の加算により、変換すべき画素のデータを求めるようにして、前記目的を達成したものである。

又、同様の画素密度変換装置において、変換すべき画素を含み、原画像の数画素によつて囲まれ

化して高速化できるようにしている。従つて、短い処理時間で、バイ・リニア法やキューピック・コンボリューション法のような、画質劣化の少ない高品質の画素密度変換を行うことができる。又、ハードウェア化することも容易である。

【実施例】

以下、図面を参照して、バイ・リニア法で画素密度変換する場合を例にとつて、本発明の実施例を詳細に説明する。

第1図は、本実施例の原理を説明するもので、変換すべき画素を、その階調値等のデータを含めて $P(k, l)$ とし、この変換すべき画素 $P(k, l)$ を囲む原画素として、4個の原画素 $\bar{O}(i, j)$ 、 $\bar{O}(i+1, j)$ 、 $\bar{O}(i, j+1)$ 、 $\bar{O}(i+1, j+1)$ を考える。ここでは、これら4個の原画素の間を二次元方向(X方向及びY方向)にそれぞれ4分割して、計16個の部分領域を形成する場合を示している。

各部分領域は、4個の原画素が、それぞれ部分領域の中心部にくるように形成されている。即ち、

各部分領域の分割線は、第1図に破線で示した如く、水平(X)方向、垂直(Y)方向の各2個の原画素 $\overline{O}(i, j)$ 、 $\overline{O}(i+1, j)$ ； $\overline{O}(i, j+1)$ 、 $\overline{O}(i, j+1)$ の間に、それぞれ4本の分割線が配置されるようになっている。従つて、各原画素 $\overline{O}(i, j)$ 、 $\overline{O}(i+1, j)$ ； $\overline{O}(i, j+1)$ 、 $\overline{O}(i, j+1)$ 間の距離を1.00とすると、分割線相互の距離は0.25であり、原画素と該原画素に最も近い分割線との距離は、0.125となつてゐる。

今、交換すべき画素 $P(k, l)$ は、基準画素 $\overline{O}(i, j)$ からみて、+X方向に第2領域目、-Y方向に第3領域目の位置にある。

第2図は、上記各部分領域に付したアドレスを示したもので、原画素 $\overline{O}(i, j)$ のアドレスを $A(0, 0)$ とすると、交換すべき画素 $P(k, l)$ のアドレスは $A(1, 2)$ となる。

本発明においては、まず、各部分領域(アドレス $A(0, 0), \dots, A(3, 3)$)毎に、第1表に示す如く、各部分領域のアドレスと原画素

のデータ(階調値)から決定される、交換係数と階調値の積を予め計算して、出力値 V として記憶しておく。第1表は、原画素 $\overline{O}(i, j)$ に関する積和テーブルの例を示したものである。

第1表

部分領域のアドレス	原画素の階調値	出力値 V (交換係数×原画素の階調値)
$A(0, 0)$	0	0
$A(0, 0)$	1	16
\vdots	\vdots	\vdots
$A(0, 0)$	255	4080
$A(0, 1)$	0	0
$A(0, 1)$	1	12
\vdots	\vdots	\vdots
$A(0, 1)$	255	3060
\vdots	\vdots	\vdots
$A(1, 2)$	100	600
\vdots	\vdots	\vdots
$A(3, 3)$	255	0

バイナリニア法の場合、画素密度交換式は、第1図において、次に示す如くとなる。

$$\begin{aligned} P(k, l) = & (1-y)(1-x) \\ & \times \overline{O}(i, j) + x \cdot \overline{O}(i+1, j) \\ & + y(1-x) \cdot \overline{O}(i, j+1) \\ & + x \cdot \overline{O}(i+1, j+1) \quad \dots \quad (1) \end{aligned}$$

ここで x は、原画素 $\overline{O}(i, j)$ と交換すべき画素 $P(k, l)$ との距離の水平方向成分、 y は、同じく垂直方向成分である。

この式を整理すると、次式に示す如くとなる。

$$\begin{aligned} P(k, l) = & a \cdot \overline{O}(i, j) \\ & + b \cdot \overline{O}(i+1, j) \\ & + c \cdot \overline{O}(i, j+1) \\ & + d \cdot \overline{O}(i+1, j+1) \quad \dots \quad (2) \end{aligned}$$

この(2)式において、係数 a, b, c, d の値は、各々16通りであり、原画素 $\overline{O}(i, j)$ 、 $\overline{O}(i+1, j)$ 、 $\overline{O}(i, j+1)$ 、 $\overline{O}(i+1, j+1)$ の階調を8ビットで表現するものとすると、各々256通りとなり、この(2)式の

各項は有限個の要素から成り立つ。従つて、この値を各項毎にテーブル化して、積和テーブルとすればよい。

この積和テーブルは、各原画素 $\overline{O}(i, j)$ 、 $\overline{O}(i+1, j)$ 、 $\overline{O}(i, j+1)$ 、 $\overline{O}(i+1, j+1)$ 用にそれぞれ用意しておく。ここで、原画素 $\overline{O}(i, j)$ 用の積和テーブルの出力値を V_1 、原画素 $\overline{O}(i+1, j)$ 用の積和テーブルの出力値を V_2 、原画素 $\overline{O}(i, j+1)$ 用の積和テーブルの出力値を V_3 、原画素 $\overline{O}(i+1, j+1)$ 用の積和テーブルの出力値を V_4 とする。

この積和テーブルを用いた、交換すべき画素の階調値の計算は、第3図のようにして行う。

即ち、まずステップS1で、交換すべき画素 $P(k, l)$ がどの部分領域に含まれるかを判定する。

次いでステップS2に進み、前出第1表に示したような積和テーブルから、所属部分領域のアドレス $A(m, n)$ と原画素の階調値から決定される出力値 $V_1 \sim V_4$ を各原画素毎に読み出す。

次いでステップS3に進み、次式の計算によつて、交換すべき画素の階調値P(k, l)を算出する。

$$\begin{aligned}
 P(k, l) = & K_1 V_1 (\bar{o}(i, j), A(i, n)) \\
 & + V_2 (\bar{o}(i+1, j), A(i, n)) \\
 & + V_3 (\bar{o}(i, j+1), A(i, n)) \\
 & + V_4 (\bar{o}(i+1, j+1), A(i, n)) \\
 & \cdots \cdots \quad (3)
 \end{aligned}$$

このようにして交換後の各画素の階調値が求められ、求められた階調値は例えば出力画像メモリに記憶される。

なお、前記説明においては、画素密度交換に用いる補間法としてバイ・リニア法が用いられていたが、キューピック・コンボリューション法等、他の補間法を用いててもよい。

前記実施例により画素密度交換を行うための画素密度交換装置10の実施例の構成を第4図に示す。

本実施例は、例えばレイアウトスキヤナ等を用

コントローラ24で交換すべき画素P(k, l)のアドレスが判定された後、ステップS1に進み、相対位置判定部16で、交換すべき画素P(i, l)が、どの部分領域に含まれるかの領域判定を行う。これは、例えばメモリのアドレスと部分領域とを対応付けたテーブルを予め作成しておき、判定すべき画素がいずれの部分領域に属するかをテーブルによつて判定することによつて行う。

次いでステップS2に進み、前出第1表のような積和テーブル14から、各部分領域に割当てられた出力値(積和値)V1～V4を読み出す。

次いでステップS3に進み、読み出した出力値(積和値)を使って、前出(3)式により交換すべき画素P(k, l)のデータ(階調値)を算出する。

このようにして各交換画素の階調値が求められ、求められた階調値が前記出力画像メモリ20に記憶される。

第5図は、本発明に係る画素密度交換装置10が採用された応用例の装置構成を示したものであ

いて、第1の画素密度で形成された原画素のデータが記憶された入力画像メモリ12と、前出第1表に示したような我が格納された積和テーブル14と、交換すべき画素の所属部分領域を判定する相対位置判定部16と、該所属部分領域の記憶値を前記積和テーブル14から読み出して、前出(3)式により交換すべき画素のデータを演算する加算器18と、該加算器18で算出された交換すべき画素のデータを記憶して、プリンタ等の出力に備える出力画像メモリ20と、前記相対位置判定部16及び、アドレス演算部22を介して前記入力画像メモリ12及び出力画像メモリ20を制御するコントローラ24とを含んで構成されている。

前記積和テーブル14には、前出第1表に示したような表が、各原画素 $\bar{o}(i, j), \bar{o}(i+1, j), \bar{o}(i, j+1), \bar{o}(i+1, j+1)$ 毎に格納されている。

以下、前出第3図を再び参照して、実施例の作用を説明する。

る。

第5図において、レイアウトスキヤナ30によつて取込んだ、画素密度12～20本/□程度の高密度の画素データは、前記コントローラ24(第2図)の機能を含むコントローラ32を介して、前記入力画像メモリ12及び出力画像メモリ20(第2図)の機能を含むメモリ34に記憶される。このメモリ34に記憶した画素データを、コントローラ32を介して本発明に係る画素密度交換装置10に与えて、本発明の処理を行う。プリンタ等のハードコピー装置の画素密度(通常は入力データより低い)に合わせて、例えば第6図に示す如く、画素密度が交換された後のデータは、再びメモリ34に記憶され、後で読み出して、プリンタ等のハードコピー装置に与えられる。

本実施例においては、積和テーブル14を記憶するに限して、交換すべき画素P(k, l)を含み、4個の原画素によって囲まれた領域を 4×4 で16個の部分領域に分割していたので、積和テーブル14から該当する積和値を迅速に読み出す

ことができ、ハードウェア化も容易である。なお、変換すべき画素を含む原画素の数や、部分領域の数は、これに固定されない。

又、前記実施例においては、バイ・リニア法により画素密度変換式を導出し、これから積和値を求めていたが、積和値を求める方法はこれに限定されず、キューピツク・コンボリューション法等、他の方法による画素密度変換式を用いることも可能である。

【発明の効果】

以上説明した通り、本発明によれば、交換すべき画素のデータ（階調値）を、この交換すべき画素を取り囲む、いくつかの画素との関係で定めた部分領域のいずれに属するか、及び、原画像のいくつかの画素のデータ（階調値）によって求めるようにしたので、交換すべき画素が決まれば、後は加算とビットシフトを繰返すのみで、データ（階調値）を的確に算出することができる。従つて、比較的短い処理時間で、バイ・リニア法やキューピック・コンボリューション法等のような高画質

の画素密度交換画像が得られる。又、ハードウエア化も容易である等の優れた効果を有する。

4. 図面の簡単な説明

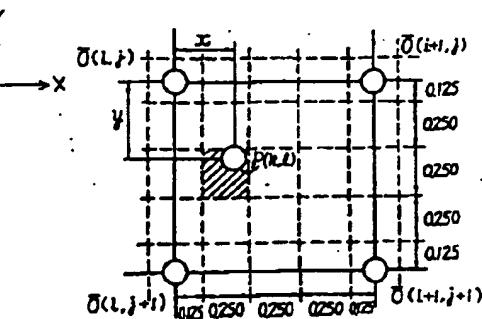
第1図は、本発明に係る画素密度変換方法の実施例の原理を説明するための、変換すべき画素と原画素の相対的な位置関係を示す線図、第2図は、第1図に示した部分領域のアドレスを示す線図、第3図は、前記実施例の処理手順を示す流れ図、第4図は、本発明が採用された画素密度変換装置の実施例の構成を示すプロツク線図、第5図は、前記実施例が採用された応用例の装置構成を示すプロツク線図、第6図は、本発明による処理を行う前と後のデータの例を比較して示す線図である。

- P (k, l) ... 交換すべき画素、
- O (i, j) ... 原画素、
- A (m, n) ... アドレス、
- V₁ ~ V₄ ... 出力値、
- 10 ... 画素密度交換装置、
- 12 ... 入力画像メモリ、

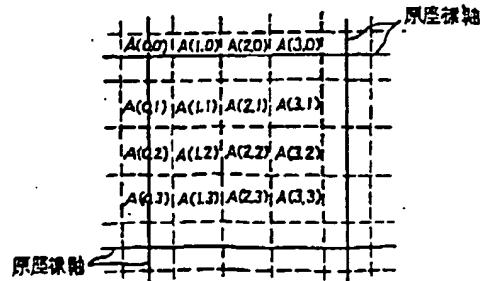
- 1 4 … 積和テーブル、
- 1 6 … 相対位置判定部、
- 1 8 … 加算器、
- 2 0 … 出力画像メモリ。

代理人 高矢謙
松山圭佑
牧野圭輔

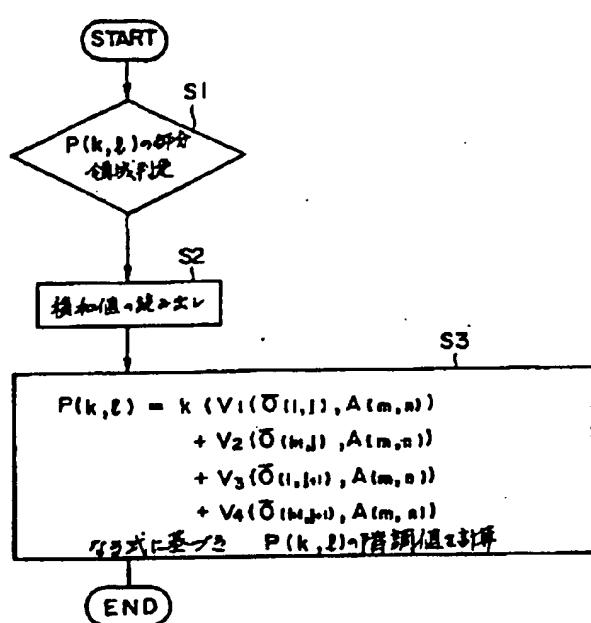
第 1 図



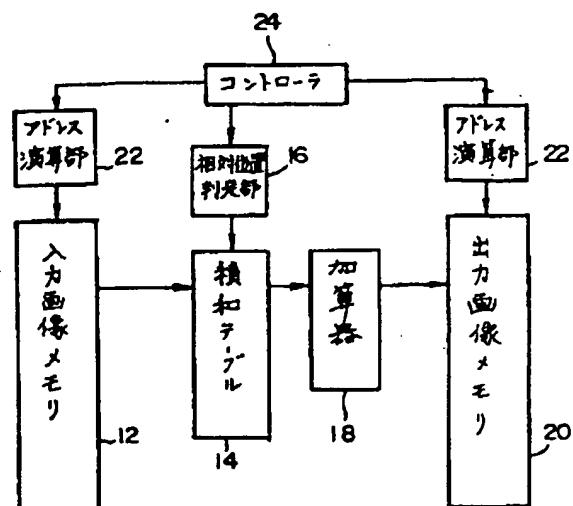
第 2 図



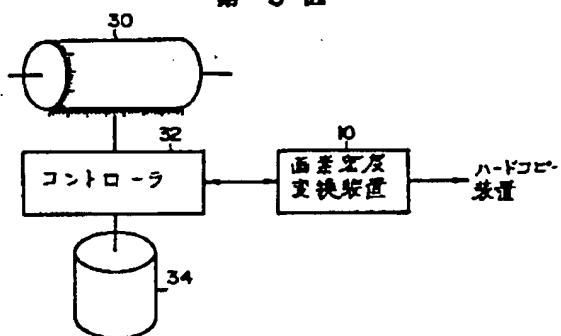
第3図



第4図



第5図



第6図

